

# Técnicas Digitales

## Trabajo Práctico nro 3: Subfamilias Lógicas

Recopilado por : Prof. Ing. Darío Pellegrini

- 1) Dos circuitos lógicos diferentes poseen las siguientes características:

	A	B
Vcc	5V	6V
Vih	1.8V	1,6V
Vil	0,7V	0,9V
Voh	2.5V	2,2V
Vol	0,3V	0,4V
Tphl	10ns	14ns
Tplh	8ns	14ns
Pd	16mw	10mw

- 1.1) ¿Cuál de los dos circuitos tiene menor inmunidad al ruido?
  - 1.2) ¿Cuál de los dos circuitos puede operar a frecuencias mas altas?
  - 1.3) ¿Cuál de los dos circuitos toma mayor corriente de la fuente?
- 2) En base a las especificaciones de las distintas subfamilias TTL, deducir el máximo valor de resistencia que puede conectarse:
- 2.1) Entre una entrada y Vcc manteniendo el nivel lógico "1"
  - 2.2) Entre una entrada y tierra manteniendo el nivel lógico "0"
- 3) Indique cuál de las siguientes formas de operar entradas no usadas de compuertas NAND o AND son aceptables:
- 3.1) Dejarlas desconectadas
  - 3.2) Conectarlas directamente a tierra
  - 3.3) Conectarlas directamente a Vcc
  - 3.4) Conectarlas a Vcc a través de un resistor
  - 3.5) Conectarlas a tierra a través de un resistor

- 4) Idem problema anterior pero para compuertas NOR u OR
- 5) Calcular la cantidad de compuertas que se pueden conectar a la salida de un circuito CMOS 4050B de los tipos:
  - 5.1) 7408
  - 5.2) 74H04
  - 5.3) 74L05
  - 5.4) 74LS04
- 6) Calcular cuántas compuertas TTL 7404 se pueden conectar a la salida de las siguientes compuertas:
  - 6.1) 7408
  - 6.2) 74LS08
  - 6.3) 4001UB
  - 6.4) 4001B
- 7) Implementar, utilizando compuertas NAND TTL, el circuito que cumpla con la siguiente ecuación dando los tiempos de propagación máximo y típico y el consumo de la fuente:
 
$$Z = A + \overline{BC} + \overline{(A+B)}$$
- 8) Esquematizar una salida OPEN COLLECTOR y explicar.
  - 8.1.) Indicar si se pueden conectar en paralelo las salidas de dos compuertas de este tipo, justificando la respuesta. En caso afirmativo indicar cual es la función lógica que corresponde a dicha función.
- 9) Esquematizar una salida TOTEM-POLE y explicar.
  - 9.1.) Indicar por qué no se pueden conectar dos salidas de este tipo en paralelo.
  - 9.2) ¿ Qué pasaría si se conectaran dos salidas TOTEM-POLE en paralelo con sus entradas unidas?
- 10) Dado el conversor Aiken a BCD 8421 del trabajo práctico anterior se pide:
  - 10.1) Realizarlo con compuertas de la serie 74 utilizando la menor cantidad de circuitos integrados posible.
  - 10.2) Calcular el tiempo de propagación máximo del circuito resultante.
  - 10.3) Dar las especificaciones que debe cumplir la fuente de alimentación de dicho circuito.

- 11) Comparar cómo varía el consumo de un integrado TTL y su equivalente CMOS en función de la frecuencia de la señal de excitación.
- 12) Se desea encender un LED con una compuerta TT. Indicar si lo excitaría con un "1" o con un "0" en la salida. Justificar la respuesta.
- 13) Se tienen tres salidas OPEN COLLECTOR sobre cinco entradas TTL. Calcular la resistencia de PULL UP.
- 14) Indicar cómo se calcula la  $P_d$  total y el margen de ruido en los integrados CMOS.
- 15) Esquematizar un circuito NAND TTL y un circuito NOR TTL y explicar el funcionamiento de los mismos para todas las combinaciones de entrada.